TRASMISSIONE SERIALE

La **trasmissione seriale** è una modalità di comunicazione tra dispositivi digitali nella quale i bit sono comunicati uno di seguito all'altro e giungono sequenzialmente al ricevente nello stesso ordine in cui li ha trasmessi il mittente.

Nonostante la maggior complessità architetturale e gestionale rispetto alla trasmissione parallela, la modalità seriale è una delle più diffuse in ambito informatico perché:

- richiede un minor numero di fili con conseguente riduzione dei costi
- è più tollerante rispetto alle interferenze e agli errori di trasmissione

Ovviamente, il circuito trasmissivo più semplice ha come contropartita una maggior complessità di gestione.

TRASMISSIONE PARALLELA

In elettronica e informatica la **trasmissione parallela** è una tipologia di collegamento utilizzata per trasmettere informazioni, utilizzata prevalentemente per trasferire informazioni digitali all'interno di sistemi elettronici (es. computer), anche se esistono cavi capaci di trasmettere parallelamente informazioni di carattere analogico.

La caratteristica peculiare della trasmissione *parallela* è che vengono utilizzati più conduttori per trasmettere simultaneamente informazioni: un cavo che effettua una trasmissione parallela a *n* bit è formato da almeno n conduttori separati. Nella realtà il cavo sarà dotato quasi sicuramente di un cavo aggiuntivo per la massa e anche di altri cavi di controllo come quello di clock.

Rispetto alla trasmissione seriale la trasmissione parallela risulta avere prestazioni più elevate in termini di velocità di trasmissione a parità di frequenza, ma ovviamente sarà anche più ingombrante e costosa. Normalmente per comunicazioni a lunga distanza si preferisce infatti utilizzare delle trasmissioni seriali dato che i cavi necessari alla trasmissione parallela renderebbero non economicamente conveniente il progetto.

Nei sistemi elettronici diversi bus come ISA (**Industry Standard Architecture**, PCI **Peripheral Component Interconnect**) e AGP (**Accelerated Graphics Port**) utilizzano una comunicazione parallela.

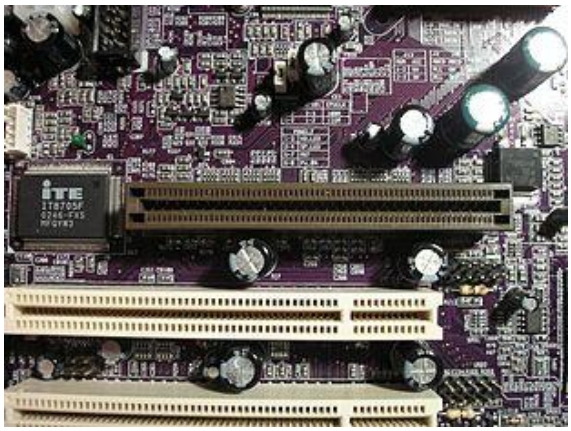


Figura: Particolare di scheda madre, al centro della foto è presente lo slot Accelerated Graphics Port, di colore marrone.

Architettura Harvard

Schema di massima dell'architettura Harvard

In informatica, l'**architettura Harvard** è un tipo di architettura hardware per computer digitali in cui vi è separazione tra la memoria contenente i dati e quella contenente le istruzioni. Il termine inizialmente indicava l'architettura del computer Harvard Mark I, un computer basato su relè che memorizzava le istruzioni su un nastro perforato mentre i dati venivano memorizzati in un contatore elettromeccanico a 23 cifre. Questa macchina non era dotata di un'unità di immagazzinamento dei dati, questi erano interamente memorizzati dalla CPU e il loro caricamento e salvataggio era un processo eseguito in modo manuale agendo sui contatori.

- La struttura interna di un computer segue lo schema generale della macchina di Von Neumann.

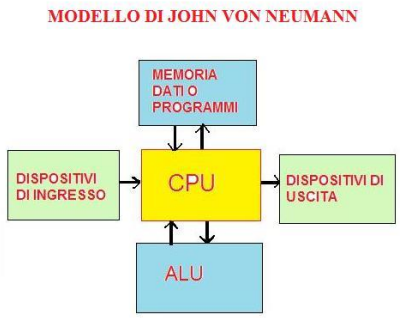
Un Personal Computer (che abbrevieremo con PC) è costituito da un'unità centrale, posta in un contenitore metallico detto CASE, e da una serie di componenti esterni che sono connessi per mezzo dei cavi all'unità centrale.
Dai dispositivi di ingresso(ad esempio la tastiera o il mouse) vengono prelevate le istruzioni, che attraverso la CPU vengono elaborate.
La CPU (Central Processing Unity) è il cuore del computer e ad esso è affidato il controllo di tutta la macchina.
Le istruzioni vengono inviate dalla CPU alla ALU (Aritmetic Logic Unity) per essere elaborate.
La ALU esegue tutte le operazioni e i dati o i risultati attraverso la CPU vengono inviati in memoria o prelevate dalla memoria.
A questo punto sempre la CPU invia i dati ai dispositivi di uscita (ad esempio lo schermo o la stampante) per comunicarli al mondo esterno.

1) Dettaglio della memoria

In un'architettura Harvard le memorie per i dati e per le istruzioni possono essere anche differenti, con tecnologia d'implementazione e timing diversi, in particolare in alcuni sistemi l'ampiezza degli indirizzi o la larghezza di parola delle istruzioni è superiore a quella dei dati, e in altri sistemi i programmi sono memorizzati in una memoria a sola lettura (ROM) mentre i dati sono normalmente in una memoria a lettura-scrittura (RAM).

2) Altri modelli

In un'architettura classica di von Neumann la CPU legge le istruzioni e i dati dalla memoria utilizzando lo stesso bus, quindi quando la CPU carica un'istruzione non può contemporaneamente caricare anche un dato.



- La struttura interna di un computer segue lo schema generale della macchina di Von Neumann.

Un Personal Computer (che abbrevieremo con PC) è costituito da un'unità centrale, posta in un contenitore metallico detto CASE, e da una serie di componenti esterni che sono connessi per mezzo dei cavi all'unità centrale.
Dai dispositivi di ingresso(ad esempio la tastiera o il mouse) vengono prelevate le istruzioni, che attraverso la CPU vengono elaborate.
La CPU (Central Processing Unity) è il cuore del computer e ad esso è affidato il controllo di tutta la macchina.
Le istruzioni vengono inviate dalla CPU alla ALU (Aritmetic Logic Unity) per essere elaborate.
La ALU esegue tutte le operazioni e i dati o i risultati attraverso la CPU vengono inviati in memoria o prelevate dalla memoria.
A questo punto sempre la CPU invia i dati ai dispositivi di uscita (ad esempio lo schermo o la stampante) per comunicarli al mondo esterno.

In un'architettura di Harvard il processore è in grado di accedere in modo indipendente a dati e istruzioni dato che questi sono separati e memorizzati in memorie separate. Un'architettura Harvard quindi può eseguire più compiti in parallelo dato che può parallelizzare le operazioni di lettura e scrittura della memoria.

L'aumento di velocità viene compensato dalla presenza di circuiti più complessi all'interno del processore.

3) Velocità

Negli ultimi anni la velocità dei processori è aumentata in modo considerevole, ma lo stesso non è accaduto al tempo di accesso delle memorie. Le memorie oramai sono decine di volte più lente dei processori. Se il microprocessore dovesse accedere per ogni istruzione alla memoria si avrebbe un notevole calo delle prestazioni. Per evitare questo i processori integrano al loro interno una memoria molto veloce chiamata cache. Dentro la cache vengono copiati i dati e le istruzioni utilizzate più di frequente in modo da ridurre in modo determinante gli accessi alla memoria principale. Praticamente tutti i moderni processori internamente seguono l'architettura Harvard dividendo la cache in cache dati e cache istruzioni in modo da poter accedere in parallelo alle due cache e migliorare le prestazioni. Esternamente comunque i processori accedono con un solo bus alla memoria principale e quindi si comportano come la classica architettura di von Neumann.

4) Utilizzi

L'architettura Harvard viene spesso utilizzata in processori specializzati come i DSP (Digital Signal Processor) che vengono utilizzati per il trattamento dei dati audio o video. Per esempio il processore Blackfin della Analog Devices utilizza l'architettura Harvard.

Inoltre molti microcontrollori utilizzati in applicazioni industriali utilizzano questa architettura. Per esempio i controllori PIC (Programmable Interface Controller) prodotti da Microchip Technology Inc e i controllori AVR prodotti da Atmel Corporation sono basati su architettura Harvard (È comunemente accettato che AVR stia per "**A**lf and **V**egard **R**ISC processor" (da Alf-Egil Bogen e Vegard Wollen, i due studenti che lo idearono)).

Questi processori sono caratterizzati dall'avere a disposizione una memoria piccola per i dati e le istruzioni ed utilizzano l'architettura Harvard e la tecnologia RISC (reduced instruction set computer) per poter eseguire la maggior parte delle istruzioni in un solo ciclo di clock. La separazione dei flussi permette a questi processori di avere lunghezza di parola diversa per i dati e per le istruzioni. Per esempio i microcontrollori PIC hanno un bus per i dati a 8 bit ma un bus per le istruzioni a 12/14 o anche a 16 bit. In questo modo possono caricare una singola istruzione e una costante con un solo caricamento dalla memoria in un solo ciclo di clock. Per esempio altre architetture RISC come l'architettura ARM (**Advanced RISC Machine)** tipicamente devono utilizzare due istruzioni per caricare una costante.